

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(A) OR (B)



EU

REC'D 25 SEP 2000	
WIPO	PCT

DE 00/02441

Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

Aktenzeichen: 199 44 490.0

Anmeldetag: 16. September 1999

Anmelder/Inhaber: Siemens Aktiengesellschaft,
München/DE

Bezeichnung: Verfahren zum Minimieren von ATM-Zellenspeicher

IPC: H 04 L 12/56

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 24. August 2000
Deutsches Patent- und Markenamt
Der Präsident
Im Auftrag

Waasmann

Waasmann

199 44 490.0

16.3.99

1



Beschreibung

Verfahren zum Minimieren von ATM-Zellenspeicher.

- 5 Die Erfindung betrifft ein Verfahren gemäß dem Oberbegriff von Patentanspruch 1.

Zeitgemäße Übertragungsverfahren werden in der Regel in Übertragungsverfahren unterteilt, die Informationen nach einem
10 synchronen Transfermodus (STM) oder asynchronen Transfermodus (ATM) übertragen.

Der synchrone Transfermodus STM basiert auf der Übertragung von Informationen in SDH-Übertragungstechnik (Synchrone Di-
15 gitale Hierarchie). Hierbei werden die zu Informationen in Übertragungsrahmen (Frame) übertragen. Diese sind in ein Steuerfeld (SOH, Section Overhead; POH, Path Overhead) und ein Containerfeld unterteilt. In ersterem werden die Verbindung betreffende Steuerinformationen übertragen, während in
20 letzterem Nutzdaten (Payload) abgelegt sind. Als Nutzdaten können dabei auch ATM-Zellen, wie z. B. in Systemen ATM über SDH verwendet werden. Diese müssen dann zu Beginn des Übertragungsvorgangs in die Rahmenstruktur eingeordnet (downstream Richtung) und empfangsseitig wieder entnommen (upstream Richtung) werden. Als Steuerinformationen kommen beispielsweise Informationen bezüglich der Sicherheit der Übertragung, Bitfehler, Leitungsausfall, Taktgenauigkeit etc. in Betracht.

- 30 Das Steuerfeld weist zwei Unterbereiche SOH und POH auf. Der mit SOH bezeichnete Unterbereich weist Steuerinformationen bezüglich eines Übertragungsabschnittes (beispielsweise zwischen zwei Vermittlungseinrichtungen) auf, während in dem mit POH bezeichneten Unterbereich Steuerinformationen zwischen
35 zwei Teilnehmern (end-to-end) übertragen werden.

Die in die kanalspezifischen Speicher abgelegten ATM-Zellen werden nun im folgenden von einer Framereinrichtung entgegengenommen und in eine SDH-Rahmenstruktur eingefügt. Die ATM-Zellen werden somit mit einer vorgegebenen Geschwindigkeit in kanalspezifische Speicher eingeschrieben und diesen mit einer davon abweichenden Geschwindigkeit wieder entnommen. Zwar ist die durch die Utopia Level 2 Schnittstelle vorgegebene Einschreibgeschwindigkeit höher (durchschnittlich ca. 4 mal) als die durch die Framereinrichtung vorgegebene Auslesegeschwindigkeit. Hierbei ist allerdings zu berücksichtigen, daß der Einschreibeprozess durch Entgegennahme eines SOH-Feldes gestoppt wird. Damit ist eine Erhöhung der Auslesegeschwindigkeit der Framereinrichtung zwingend erforderlich. In diesem Fall kann der Fall auftreten, daß die Utopia Level 2 Schnittstelle nicht mehr in der Lage ist, die die FIFO-Zellenspeicher eines jeden kanalspezifischen Speichers entsprechend zu füllen. Als Konsequenz werden Leerzellen in die Rahmenstruktur eingefügt, was unter Dynamikgesichtspunkten zu vermeiden ist, weil damit eine Vollast nicht erreichbar ist.

Beim Stand der Technik hat sich zur Lösung dieses Problems eine Struktur herauskristallisiert, in der insgesamt 4 FIFO-Zellenspeicher pro kanalspezifischem Speicher verwendet werden. Dabei gilt es zu berücksichtigen, daß weder die Framereinrichtung noch die Utopia Level 2 Schnittstelle gleichzeitig auf denselben FIFO-Zellenspeicher zugreifen können. Zu Beginn sind alle FIFO-Zellenspeicher mit ATM-Zellen gefüllt. In einem ersten Schritt werden nun von der Framereinrichtung die ATM-Zellen jeweils eines der 4 FIFO-Zellenspeicher aller kanalspezifischen Speicher gleichzeitig ausgelesen. Dadurch wird die Utopia-Level-2-Schnittstelle indirekt derart angesteuert, daß sie die nun geleerten FIFO-Zellenspeicher wieder mit ATM-Zellen auffüllt. Die Framereinrichtung liest nun zyklisch die weiteren FIFO-Zellenspeicher aus. Da insgesamt 4 FIFO-Zellenspeicher pro kanalspezifischem Speicher vorgesehen sind, ist dafür Sorge getragen, daß stets einer der 4 FIFO-

Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben.

Die Erfindung wird im folgenden anhand eines Ausführungsbeispiels näher erläutert.

5

Es zeigen:

Fig 1 die Anordnung der erfindungsgemäßen Schaltungsanordnung in einem Kommunikationssystem

10 Fig 2 die erfindungsgemäße Schaltungsanordnung

Fig 3 die Verhältnisse auf den Datenleitungen Data_Ch0... Data_Ch3.

15 In Fig. 1 ist die Anordnung der erfindungsgemäßen Schaltungsanordnung in einem Kommunikationssystem KS aufgezeigt. Demgemäß ist als zentraler Bestandteil des Kommunikationssystems KS ein Koppelfeld SN offenbart, das der Durchschaltung der ATM-Zellen dienlich ist. Ferner sind ATM-Porteinrichtungen P und Einrichtungen SDH aufgezeigt, zwischen denen die Utopia
20 Level 2 Schnittstelle angeordnet ist. Diese ist zugleich Teil beider Einrichtungen. In der Einrichtung SDH ist nun die erfindungsgemäße Schaltungsanordnung eingebunden. Als Teil der Einrichtung SDH sind - hier nicht näher aufgezeigte Framereinrichtungen - anzusehen, die die ATM-Zellen in SDH Übertragungsrahmen einbinden. Die erfindungsgemäße Schaltungsanordnung befindet sich in Downstream-Richtung.

In Fig. 2 ist die erfindungsgemäße Schaltungsanordnung im Detail aufgezeigt. Demgemäß sind kanalspezifische Speicher SP0..
30 ..SP3 offenbart, die jeweils 2 FIFO-Zellenspeichern $FIFO_{xy}$, $FIFO_{xz}$ aufweisen. Ein FIFO-Zellenspeicher kann genau eine ATM-Zelle aufnehmen. ~~2 FIFO-Zellenspeicher sind insofern erforderlich,~~
35 ~~da Schreib/-Lesevorgänge nicht gleichzeitig in einem ATM-Zellenspeicher vorgenommen werden können.~~ Während somit eine ATM-Zelle aus einem der ATM-Zellenspeicher entnommen wird, kann somit eine weitere ATM-Zelle in den verbleibenden ATM-Zellenspeicher eingeschrieben werden.

chern $FIFO_{xy}$, $FIFO_{xz}$ möglichst gering ist. Hierzu sind die Schreib/-Lesevorgänge in entsprechender Weise aufeinander abzustimmen.

- 5 Der Schreib/-Lesevorgang wird hierzu ausgehend von einem Ausgangszustand gestartet. In diesem Zustand sollen alle FIFO-Zellenspeicher $FIFO_{xy}$, $FIFO_{xz}$ mit ATM-Zellen gefüllt sein. Die Utopia Level 2 Schnittstelle schreibt somit keine ATM-Zellen in die kanalspezifischen Speicher $SP0...SP3$ ein. Von der
- 10 Framereinrichtung FR wird zunächst eine ATM-Zelle byteweise aus dem ATM-Zellenspeicher $FIFO_{01}$ des kanalspezifischen Speichers $SP0$ ausgelesen. Maßgebend hierzu ist der Zählerstand der Zähleinrichtung $RC0$. Dieser ergibt sich durch die Beaufschlagung der Zähleinrichtung RC mit einem Offset. In vor-
- 15 liegendem Fall beträgt dieser 0 Bytes.

- Der Zählerstand der Zähleinrichtung $RC1$ gibt nun vor, wann die in dem ATM-Zellenspeicher $FIFO_{11}$ des kanalspezifischen Speichers $SP1$ gespeicherte ATM-Zelle auszulesen ist. Der Zähler-
- 20 stand ergibt sich durch die Beaufschlagung der Zähleinrichtung RC mit einem weiteren Offset. In vorliegendem Fall beträgt dieser 13 Bytes. Dies bedeutet, daß erst dann, wenn 13 Bytes der ATM-Zelle des ATM-Zellenspeichers $FIFO_{01}$ ausgelesen sind, das Auslesen der im Zellenspeicher $FIFO_{11}$ gespeicherten ATM-Zelle gestartet wird. Die Offsets der Zähleinrichtungen $RC2$ und $RC3$ betragen 26 und 39 Bytes. Das Aus-
- 5 lesen erfolgt zyklisch. Während der Auslesevorgänge können von der Utopia Level 2 Schnittstelle weitere ATM-Zellen in die ATM-Zellenspeicher geschrieben werden. Kriterium hierfür
- 30 ist allerdings, daß der betreffende ATM-Zellenspeicher leer ist. Durch dieses Verfahren entleeren sich nicht 4 Zellenspeicher gleichzeitig wie beim Stand der Technik, sondern die
- 35 Zellenspeicher entleeren sich sequentiell (siehe Fig. 3). Dadurch werden lediglich 2 ATM-Zellenspeicher pro kanalspezifischem Speicher benötigt.

Patentansprüche

1. Verfahren zum Minimieren von Paketspeicher, mit einer Mehrzahl von kanalspezifischen Paketspeichern (FIFO_{xy}, FIFO_{xz}),
5 von denen jeweils einer der Aufnahme eines Datenpaketes dienlich ist, wobei die Datenpakete von einer Schreibeinrichtung (Utopia Level 2) in einen kanalspezifischen Paketspeicher eingelesen und von einer Leseeinrichtung (FR) diesem wieder entnommen werden,
10 dadurch gekennzeichnet,
daß die in der Mehrzahl der kanalspezifischen Paketspeicher (FIFO_{xy}, FIFO_{xz}) gespeicherten Datenpakete zyklisch unter Steuerung der Leseeinrichtung (FR) nach Maßgabe des Standes einer Mehrzahl von Zähleinrichtungen (RC0...RCn) ausgelesen
15 werden.
2. Verfahren nach Anspruch 1,
dadurch gekennzeichnet,
daß die Mehrzahl von Zähleinrichtungen (RC0..RCn) derart ausgebildet ist, daß eine jede dieser Zähleinrichtungen jeweils
20 einem der kanalspezifischen Paketspeicher (FIFO_{xy}, FIFO_{xz}) zugeordnet ist.
3. Verfahren nach Anspruch 1, 2,
dadurch gekennzeichnet,
daß der Stand zweier Zähleinrichtungen (RC0...RCn) sich im wesentlichen um einen Faktor unterscheidet, der sich aus der Division der Anzahl der Bytes eines Datenpaketes (z.B. 53) und der Anzahl der Kanäle unterscheidet.
30
4. Verfahren nach Anspruch 1 bis 3,
dadurch gekennzeichnet,
daß die Datenpakete als ATM-Zellen und die Paketspeicher als ATM-Zellenspeicher (FIFO_{xy}, FIFO_{xz}) ausgebildet sind.
35

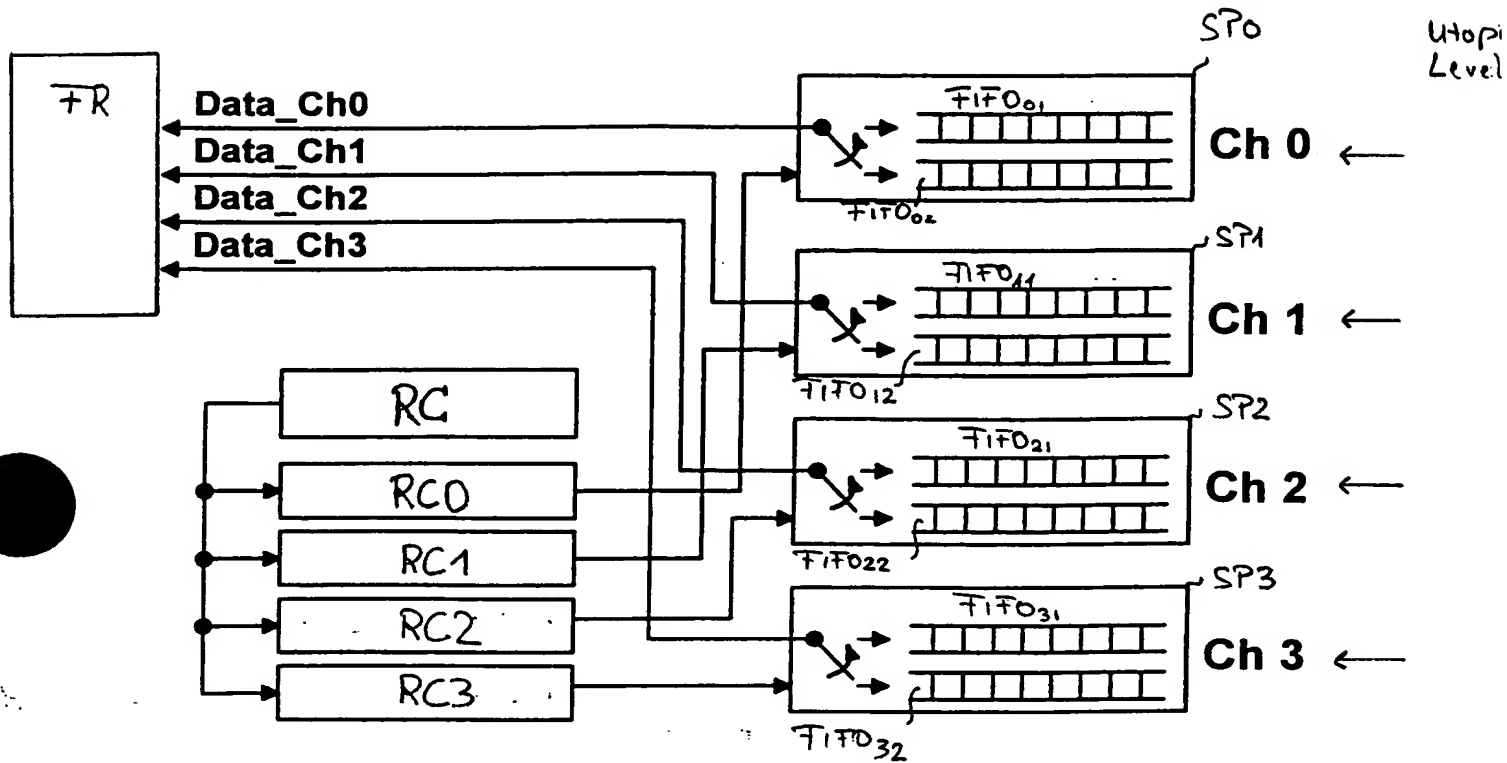


Fig. 2

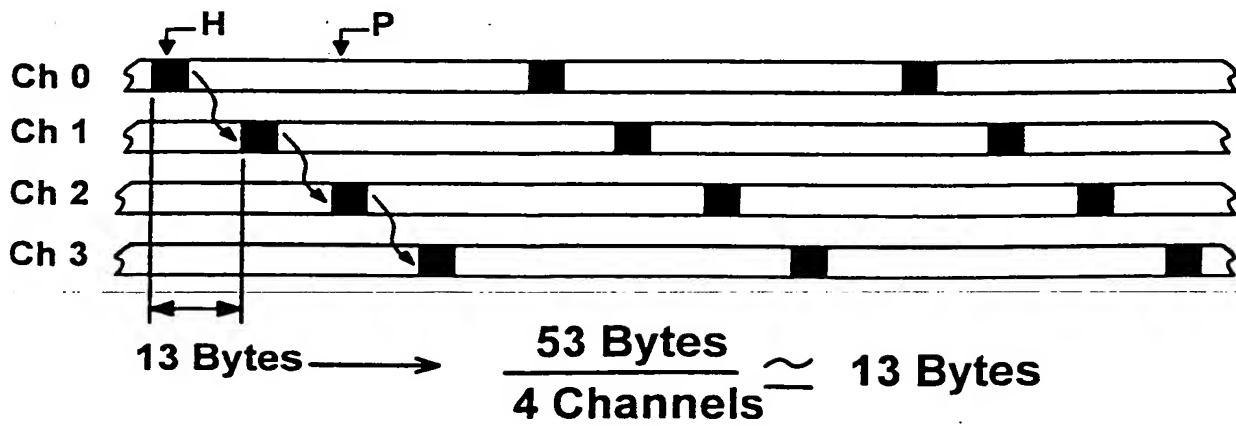


Fig. 3

Zusammenfassung

Verfahren zum Minimieren von ATM-Zellenspeicher.

- 5 Beim Stand der Technik werden im Non Concatenated Mode z.B.
für die STM-4 Schnittstelle ATM-Zellen als STM-1 Datenströme
über die Utopia Level 2 Schnittstelle in STM-4 Signale umge-
setzt. Hierzu werden für jeden Kanal 4 ATM-Zellenspeicher be-
nötigt, die aufgrund der Vorgaben dieser Schnittstelle er-
10 forderlich sind. Um diese Anzahl zu reduzieren werden die
ATM-Zellen zeitlich versetzt den ATM-Zellenspeichern entnom-
men. Dadurch kann die Anzahl der ATM-Zellenspeicher halbiert
werden, ohne daß Einschränkungen im Übertragungsvorgang hin-
genommen werden müssen.

15

Fig. 2